

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-174423
(43)Date of publication of application : 23.06.2000

(51)Int.CI. H05K 3/28
H05K 3/46

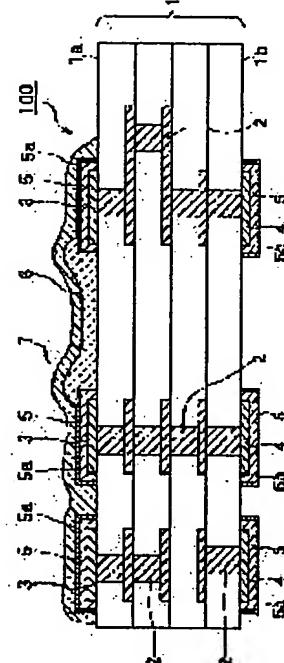
(21)Application number : 10-350307 (71)Applicant : DENSO CORP
(22)Date of filing : 09.12.1998 (72)Inventor : ASAII YASUTOMI
OTA SHINJI
NAGASAKA TAKASHI

(54) WIRING BOARD AND MANUFACTURE THEREOF

(57)Abstract:

PROBLEM TO BE SOLVED: To enhance adhesion between a plating layer and a protective glass in a wiring substrate, wherein the protective glass is formed on the board so as to cover the plating layer formed on a surface wiring layer.

SOLUTION: A surface wiring layer 3 is formed on one surface 1a of an alumina multilayer board 1, then a copper plated layer 5 is formed thereon. A thick-film register 6 is formed in a prescribed pattern so as to connect electrically to the layer 5. After that, the surface of the layer 5 is heat-treated to form a oxidized film 5a, then a protective glass 7 is formed on the surface 1a of the board 1 so as to cover the layer 5 and the resister 6.



LEGAL STATUS

[Date of request for examination] 07.01.2005

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-181423

(43)Date of publication of application : 12.07.1996

(51)Int.CI. H05K 3/34
F16M 13/04
H05K 3/28
// H01R 9/09

(21)Application number : 06-324445

(71)Applicant : NIPPON TELEGR & TELEPH CORP
<NTT>

(22)Date of filing : 27.12.1994

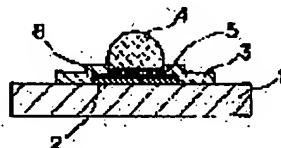
(72)Inventor : SATO NOBUO
HOSOYA MASAKAZE
KUKUTSU NAOYA

(54) TERMINAL ELECTRODE STRUCTURE FOR SOLDER BUMP MOUNTING

(57)Abstract:

PURPOSE: To provide a highly reliable terminal electrode structure for bump mounting which prevents solder from flowing into an interface between a wiring electrode pad and an insulation protection film during solder bump formation or bump mounting and can realize reduction of a manufacturing process at a low cost.

CONSTITUTION: The title terminal electrode structure for bump mounting is an electrode terminal for electrical and mechanical connection of an insulating substrate 1 or a semiconductor element and other substrate or an element and is constituted of a signal electrode, a bias supplying electrode or a grounding electrode formed on the insulating substrate 1 or a semiconductor element and an insulation protection film 3 which is formed to cover an electrode 2 and is provided with at least one or more opening part on the electrode 2. The electrode 2, an oxidation processing layer 8 of an electrode surface and a bump adhesion layer 5 consisting of a metallic conductor layer only in a terminal electrode formation part for bump mounting are formed on the insulation substrate 1 or a semiconductor element in due order. The insulation protection film 3 is formed to expose a surface of the bump adhesion layer 5 and to enclose a circumference of the bump adhesion layer 5.



LEGAL STATUS

[Date of request for examination] 04.03.1998

[Date of sending the examiner's decision of rejection] 07.09.1999

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

特開平8-181423

(43)公開日 平成8年(1996)7月12日

(51)Int.Cl.*

識別記号

府内整理番号

F I

技術表示箇所

H 05 K 3/34

5 0 1 D 8718-4E

F 16 M 13/04

H 05 K 3/28

B

// H 01 R 9/09

B 6901-5B

審査請求・未請求 請求項の数3 OL (全7頁)

(21)出願番号

特願平6-324445

(71)出願人

000004226

日本電信電話株式会社

東京都新宿区西新宿三丁目19番2号

(72)発明者

佐藤 信夫

東京都千代田区内幸町一丁目1番6号 日

本電信電話株式会社内

(72)発明者

細矢 正風

東京都千代田区内幸町一丁目1番6号 日

本電信電話株式会社内

(72)発明者

久々津 直哉

東京都千代田区内幸町一丁目1番6号 日

本電信電話株式会社内

(74)代理人

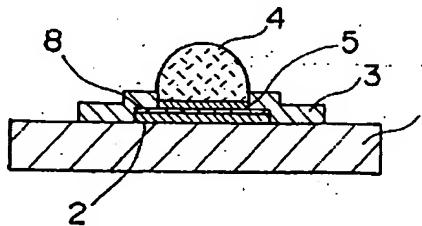
弁理士 光石 俊郎 (外1名)

(54)【発明の名称】 はんだバンプ実装用端子電極構造

(57)【要約】

【目的】 はんだバンプ形成あるいはバンプ実装時に、配線電極パッドと絶縁保護膜の界面にはんだが流れ込むのを防ぐとともに、製作工程の短縮化が図れ、低コストで信頼性の高いはんだバンプ実装用端子電極構造を提供することにある。

【構成】 絶縁性基板1あるいは半導体素子と他の基板あるいは素子と電気的・機械的に接続するための電極端子であって、前記絶縁性基板1あるいは半導体素子上に形成された信号用電極、バイアス供給用電極又は接地用電極と、前記電極2上を覆うように形成され、かつ前記電極2上に少なくとも1個以上の開口部を設けた絶縁保護膜3とから構成されるはんだバンプ実装用端子電極構造において、前記絶縁性基板1あるいは半導体素子上に前記電極2、該電極表面の酸化処理層8およびバンプ実装用端子電極形成部分にみに金属導体層からなるバンプ接着層5がこの順に形成され、該バンプ接着層5表面のが露出され、かつ、該バンプ接着層5の周囲を取り囲むように絶縁保護膜3が形成されているものである。



【特許請求の範囲】

【請求項 1】 絶縁性基板或いは半導体素子と他の基板或いは素子と電気的・機械的に接続するための電極端子であって、前記絶縁性基板或いは半導体素子上に形成された信号用電極、バイアス供給用電極又は接地用電極と、前記電極上を覆うように形成され、かつ前記電極上に少なくとも1個以上の開口部を設けた絶縁保護膜とから構成されるはんだバンプ実装用端子電極構造において、前記絶縁性基板或いは半導体素子上に前記電極、該電極表面の酸化処理層およびバンプ実装用端子電極形成部分にみに金属導体層からなるバンプ接着層がこの順に形成され、該バンプ接着層の表面が露出され、かつ、該バンプ接着層の周囲を取り囲むように絶縁保護膜が形成されていることを特徴とするはんだバンプ実装用端子電極構造。

【請求項 2】 絶縁性基板或いは半導体素子と他の基板或いは素子と電気的・機械的に接続するための電極端子であって、前記絶縁性基板或いは半導体素子上に形成された信号用電極、バイアス供給用電極又は接地用電極と、前記電極上を覆うように形成され、かつ前記電極上に少なくとも1個以上の開口部を設けた絶縁保護膜とから構成されるはんだバンプ実装用端子電極構造において、前記絶縁性基板或いは半導体素子上に前記電極、該電極表面にはんだ濡れ性の無い金属導体層からなるバリアメタルおよび該バリアメタル上のバンプ実装用端子電極形成部分のみに金属導体層からなるバンプ接着層がこの順に形成され、該バンプ接着層の表面が露出され、かつ該バンプ接着層の周囲を取り囲むように絶縁保護膜が形成されていることを特徴とするはんだバンプ実装用端子電極構造。

【請求項 3】 絶縁性基板或いは半導体素子と他の基板或いは素子と電気的・機械的に接続するための電極端子であって、前記絶縁性基板或いは半導体素子上に形成された信号用電極、バイアス供給用電極又は接地用電極と、前記電極上を覆うように形成され、かつ前記電極上に少なくとも1個以上の開口部を設けた絶縁保護膜とから構成されるはんだバンプ実装用端子電極構造において、前記絶縁性基板或いは半導体素子上の前記電極、該電極表面にはんだ濡れ性の無い金属導体層からなるバリアメタルおよび該バリアメタル上のバンプ実装用端子電極形成部分のみに少なくとも1個以上の開口部を設けるように絶縁保護膜がこの順に形成され、該絶縁保護膜の開口部内に金属導体層からなるバンプ接着層がめっき形成されていることを特徴とするはんだバンプ実装用端子電極構造。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、半導体素子等をはんだバンプ実装するための端子電極構造に関するものである。

【0002】

【従来の技術】

【従来例1】従来のはんだバンプ実装するための端子電極構造は、一般的に図7に示すような絶縁性基板1(或いは半導体素子)上に形成した配線電極パッド2上にはんだ流れ止め用として開口部を形成した絶縁保護膜3を有し、該開口部の内部に、はんだバンプ4を設けた構造を有している。

【0003】絶縁性基板1としては、例えば、セラミック基板、プリント基板、半導体素子やフレキシブル状のポリイミドフィルムからなる。配線電極パッド2としては、例えば、銀パラジウム、銅ニッケルー金等からなる配線パターンである。絶縁保護膜3としては、例えば、ソルダーレジストまたはポリイミド系の材料からなる。はんだバンプ4は蒸着工程、フォトプロセス工程、めっき工程および加熱処理工程を経て形成した。

【0004】【従来例2】一方、図8に示すはんだバンプ実装用端子電極構造は、配線電極パッド2上に、開口部を設けた絶縁保護膜3の内部に金属導体層で形成したバンプ接着層5を形成した構造を有している。バンプ接着層5は、はんだバンプ4の密着性、相互拡散、はんだの濡れ性を向上させるために設けている。バンプ接着層5としては、一般的にニッケルー金を組み合わせた金属導体膜が用いられる。

【0005】【従来例3】他の構造として、図9に示すような、配線電極パッド2上に開口部を設けた絶縁保護膜3を形成し、更に該絶縁保護膜3の開口部内の配線電極パッド2とが電気的に接合するように、密着性、相互拡散、はんだの濡れ性を考慮したバリアメタル6を設け、更に、該バリアメタル6の上部にバンプ接着層5を設け、はんだバンプ4を搭載する方法がある。

【0006】図10に、図9に示した従来例3の構造を有するはんだバンプ実装用端子電極構造の製作工程の一例を示す。まず図10(a)に示すように絶縁性基板1上に例えば、銅からなる配線電極パッド2、および絶縁保護膜3をフォトリソ工程、電解めっき工程等により製作する。

【0007】次にこの上に、図10(b)に示すように、バリアメタル6、バンプ接着層5を形成する。更にその上に、図10(c)に示すような、液状レジスト7をスピナ等で塗布し、絶縁性基板1上に形成した配線電極パッド2上に所望の大きさのバンプ径を開口する。

【0008】引続き図10(d)に示すように、この液状レジスト7をめっきマスクとし、露出したはんだバンプ接着層5にのみはんだを析出させ、加熱処理してはんだを球状に形成し、はんだバンプ4を形成する。最後に、図10(e)に示すように、液状レジスト7を除去

し、不要なバリアメタル6、バンプ接着層5をエッチング除去する。

【0009】

【発明が解決しようとする課題】しかしながら、図7に示した従来例1の場合、はんだを加熱処理して球状に成形し、はんだバンプ4を形成する際に、配線電極パッド2と絶縁保護膜3の密着性が低いと図11に矢印で示すように、配線電極パッド2と絶縁保護膜3の界面のはんだの流れ込みが生じてしまう。更に、図8で示した従来例2の構造の場合においても、図12に矢印で示すようにバンプ接着層5を通して図11と同様のはんだの流れ込みを生じるという問題があった。

【0010】これらの問題は、半導体素子或いは他の配線基板の電極端子との接続信頼性を損なうとともに、近接した配線パターンがある場合、パターン間が短絡する等の問題を生じる。更に、配線パターンが高周波導波路として形成されている場合には、配線パターン厚みが変化するため、高周波導波路のインピーダンス不整合を生じ、高周波特性を劣化させるという不都合を生じる。

【0011】また、図9に示す従来例3のはんだバンプ実装用端子電極構造では、はんだ流れ込みを抑えることが可能となるが製作工程数が増加し、はんだバンプ実装用端子電極を製作する歩留まりが低下することや、コストが高くなる等の問題があった。本発明は、かかる問題を解消するためになされたもので、その目的は、はんだバンプ形成或いはバンプ実装時に、配線電極パッドと絶縁保護膜の界面にはんだが流れ込むのを防ぐとともに、製作工程の短縮化が図れ、低コストで信頼性の高いはんだバンプ実装用端子電極構造を提供することにある。

【0012】

【課題を解決するための手段】上記本発明の目的を達成する本発明の構成は、絶縁性基板或いは半導体素子と他の基板或いは素子と電気的・機械的に接続するための電極端子であって、前記絶縁性基板或いは半導体素子上に形成された信号用電極、バイアス供給用電極又は接地用電極と、前記電極上を覆うように形成され、かつ前記電極上に少なくとも1個以上の開口部を設けた絶縁保護膜とから構成されるはんだバンプ実装用端子電極構造において、前記絶縁性基板或いは半導体素子上に前記電極、該電極表面の酸化処理層およびバンプ実装用端子電極形成部分にみに金属導体層からなるバンプ接着層がこの順に形成され、該バンプ接着層の表面が露出され、かつ、該バンプ接着層の周囲を取り囲むように絶縁保護膜が形成されていること、又は、前記絶縁性基板或いは半導体素子上に前記電極、該電極表面にはんだ濡れ性の無い金属導体層からなるバリアメタルおよび該バリアメタル上のバンプ実装用端子電極形成部分のみに金属導体層からなるバンプ接着層がこの順に形成され、該バンプ接着層の表面が露出され、かつ該バンプ接着層の周囲を取り囲むように絶縁保護膜が形成されていること、又は、前記

絶縁性基板或いは半導体素子上の前記電極、該電極表面にはんだ濡れ性の無い金属導体層からなるバリアメタルおよび該バリアメタル上のバンプ実装用端子電極形成部分のみに少なくとも1個以上の開口部を設けるように絶縁保護膜がこの順に形成され、該絶縁保護膜の開口部内に金属導体層からなるバンプ接着層がめっき形成されていることを特徴とする。

【0013】

【作用】本発明では、空気で加熱処理することにより絶縁性基板等に形成した配線電極表面を容易に酸化処理することができる。配線電極表面に形成した酸化膜は、はんだ濡れ性を抑える働きがあることから、あたかも、バリアメタル層としての機能を有することになり、絶縁保護膜と配線電極界面への、はんだ流れ込みを生じなくなる。すなわち、配線電極表面を酸化処理することにより、配線電極とはんだとの共晶反応を抑えることができるので、配線電極と絶縁保護膜の間ではんだ流れを抑えることができる。

【0014】また、配線電極の表面全面にはんだ濡れ性のない金属導体層よりなるバリアメタルを形成することにより、絶縁保護膜の密着不良であっても、はんだが絶縁保護膜と配線電極の界面に流れ込むことを完全に防ぐことができる。更に、バリアメタルとしてクロムを用い、かつ、絶縁保護膜としてポリイミドを用いた場合には、クロムとポリイミドは一般的に接着性が良好なことから、はんだの流れ込みをより抑える働きを得ることができる。

【0015】

【実施例】次に、本発明の実施例を図面に従い更に詳細に説明する。

【0016】【実施例1】図1に本発明の第1の実施例を示す。本実施例は、配線電極パッド2の表面を酸化して、図に示すようなバンプ接着層5と絶縁保護膜3を形成し、はんだバンプ4を搭載するものである。

【0017】即ち、絶縁性基板1上に銅よりなる配線電極パッド2を形成すると共にこの配線電極パッド2を酸化処理して主成分が酸化銅よりなる酸化処理層8を作製し、更に、酸化処理層8の上に金屬導体層としてバンプ接着層5を直接製作した。絶縁性基板1としては、例えば、セラミック基板、プリント基板、半導体素子やフレキシブル状のポリイミドフィルムからなる。配線電極パッド2としては、例えば、銀パラジウム、銅ニッケル-金等からなる配線パターンである。配線電極パッド2は、信号用電極、バイアス供給用電極又は接地用電極として用いられる。バンプ接着層5は、例えば、ニッケルと金の金属導体膜により構成されている。

【0018】更に、絶縁性基板1上には、バンプ接着層5を取り囲むように、開口部を有する絶縁保護膜3が形成されている。絶縁保護膜3は、はんだバンプ4をバンプ接着層5に接着する際に、絶縁保護膜3の開口部のみ

にはんだを留めるために作製している。絶縁保護膜3としては、例えば、ソルダーレジストまたはポリイミド系の材料からなる。なお、本実施例のバンプ接着層5の金属導体膜は、ニッケルと金の金属膜構成としたが、クロム、プラチナ、チタン等の組み合わせであっても、本発明の範疇である。

【0019】本実施例のはんだバンプ実装用端子電極構造の製作工程の概要を図2に示す。まず、図2(a)に示すように、絶縁性基板1上に例えば銅からなる配線電極パッド2を形成した後、酸化処理を行い、酸化層処理層8を形成する。

【0020】次に該酸化層処理層8上に、図2(b)に示すように、ニッケルと金からなるバンプ接着層5を形成する。引続き図2(c)に示すように、絶縁保護膜3をバンプ接着層5の表面を開口し、バンプ接着層5の周囲を取り囲むように形成する。更に、図2(d)に示すように露出したバンプ接着層5上のみに、加熱処理等の手段により選択的にはんだバンプ4を形成する。

【0021】本実施例1のように、配線電極パッド2(銅)の表面を酸化処理することにより、はんだ濡れ性を低減できることから、絶縁保護膜3の密着不良であっても、はんだが絶縁保護膜3と配線電極パッド2の界面に流れ込むことを防ぐことができる。

【0022】[実施例2] 図3に本発明の第2の実施例を示す。本実施例は、配線電極パッド2の表面にバリアメタルを形成し、更に図に示すようなバンプ接着層5と絶縁保護膜3を順次形成し、はんだバンプ4を搭載するものである。

【0023】即ち、絶縁性基板1上に銅よりなる配線電極パッド2を形成すると共にこの配線電極パッド2上にはんだ濡れ性のないクロムによりバリアメタル6を形成した。クロム層の形成は、電解めっき工程、無電解めっき工程や蒸着工程等で作製するのが一般的である。絶縁性基板1としては、例えば、セラミック基板、プリント基板、半導体素子やフレキシブル状のポリイミドフィルムからなる。配線電極パッド2としては、例えば、銀バラジウム、銅-ニッケル-金等からなる配線パターンである。配線電極パッド2は、信号用電極、バイアス供給用電極又は接地用電極として用いられる。一方、バリアメタル6の上には金属導体層としてバンプ接着層5を直接製作した。バンプ接着層5は、例えば、ニッケルと金の金属導体膜により構成されている。

【0024】更に、絶縁性基板1上には、バンプ接着層5を取り囲むように、開口部を有する絶縁保護膜3が形成されている。絶縁保護膜3は、はんだバンプ4をバンプ接着層5に接着する際に、絶縁保護膜3の開口部のみにはんだを留めるために作製している。絶縁保護膜3としては、例えば、ソルダーレジストまたはポリイミド系の材料からなる。なお、本実施例のバンプ接着層5の金属導体膜は、ニッケルと金の金属膜構成としたが、クロム、ブ

ラチナ、チタン等の組み合わせあっても、本発明の範疇である。

【0025】本実施例のはんだバンプ実装用端子電極構造の作製工程の概要を図4に示す。まず、図4(a)に示すように、絶縁性基板1上に例えば銅からなる配線電極パッド2を形成した後、例えば配線電極パッド2上にクロムを電解めっき工程や真空蒸着工程等によってバリアメタル6を形成する。

【0026】次にこの上に、図4(b)に示すように、ニッケルと金からなるバンプ接着層5を形成する。引続き、図4(c)に示すように、絶縁保護膜3をバンプ接着層5の表面を開口し、バンプ接着層5の周囲を取り囲むように形成する。更に、図4(d)に示すように、はんだバンプ4を、露出したバンプ接着層5上のみに選択的に形成する。

【0027】本実施例のように、配線電極パッド2(銅)の表面にバリアメタル6としてははんだ濡れ性のないクロム等を使用することにより、絶縁保護膜3とバリアメタル6の界面にはんだが流れ込むことを防ぐことができる。また、絶縁保護膜3の密着性を強固にすることができるため、絶縁保護膜3と配線電極パッド2間の界面に生じたはんだ流れ込みを無くすことが可能となる。

【0028】更に、バリアメタル形成は配線電極パッドを電解めっき工程により形成した後、バリアメタル形成用として液状レジストを塗布したフォトプロセスにより所望の大きさに開口する工程を省略することができるため、容易にはんだバンプ実装用端子電極構造を作製することができる。

【0029】[実施例3] 図5に本発明の第3の実施例を示す。本実施例は配線電極パッド2の表面にバリアメタル6を形成した後、絶縁保護膜3を形成し、引き続いて、図に示すようなバンプ接着層5とはんだバンプ4を搭載するものである。本実施例3は、前記実施例2と同じ構造であるが、作製工程において、絶縁保護膜3を形成した後、バンプ接着層5を形成する工程としている。

【0030】即ち、絶縁性基板1上に銅よりなる配線電極パッド2形成すると共にこの配線電極パッド2上にはんだ濡れ性のないクロムによりバリアメタル6を形成した。クロム層の形成は、電解めっき工程、無電解めっき工程や蒸着工程等で作製するのが一般的である。更に、バリアメタル6上に開口部を有する絶縁保護膜3が絶縁性基板1上に成形されている。この絶縁保護膜3は、はんだバンプ4をバンプ接着層5に接着する際に、絶縁保護膜3の開口部のみにはんだを留めるために作製している。絶縁保護膜3としては、例えば、ソルダーレジストまたはポリイミド系の材料からなる。一方、絶縁保護膜3の開口部内であってバリアメタル6の上にはバンプ接着層5が直接に形成されている。このバンプ接着層5、例えば、ニッケルと金の金属導体膜により構成している。

【0031】なお、本実施例のバンプ接着層5の金属導体膜は、ニッケルと金の構成としたが、クロム、プラチナ、チタン等の組み合わせあっても、本発明の範疇である。

【0032】本実施例のはんだバンプ実装用端子電極構造の作製工程の概要を図6に示す。まず、図6(a)に示すように、絶縁性基板1上に例えば銅からなる配線電極パッド2を形成した後、例えば配線電極パッド2上にクロムを電解めっき工程や真空蒸着工程等によってバリアメタル6を形成する。

【0033】次に該バリアメタル6上に、図6(b)に示すように、絶縁保護膜3を該バリアメタル6の表面の一部が露出するように開口して形成する。例えば、感光性ポリイミドをスピンドルで回転塗布し、フォトプロセス工程で開口部を形成することができる。

【0034】引き続き、図6(c)に示すように、該絶縁保護膜3内にニッケルと金からなるバンプ接着層5を形成する。該バンプ接着層5は、無電解めっき工程或いは電解めっき工程により作製する。更に、図6(d)に示すように、はんだバンプ4を、露出したバンプ接着層5上ののみに選択的に形成する。

【0035】本実施例3は、前記実施例2と同様に、配線電極パッド2(銅)の表面にバリアメタル6としてはんだ濡れ性のないクロム等を使用することにより、絶縁保護膜3とバリアメタル6の界面にはんだが流れ込むことを防ぐことができる。また、絶縁保護膜3の密着性を強固にすることができるため、絶縁保護膜3と配線電極パッド2間の界面に生じたはんだ流れ込みを無くすことが可能となる。

【0036】更に、バリアメタル形成は配線電極パッド2を電解めっきにより形成した後、続けて、クロムを電解めっきすることにより形成可能であることから、バリアメタル形成用として液状レジストを塗布しフォトプロセスにより所望の大きさに開口する工程を省略することができる。加えるに、バンプ実装用端子電極形成部分のみを開口した絶縁保護膜3を予め形成し、めっきレジストとして機能させるため、そのままバンプ接着層5のめっき工程に移すことができ、実施例2より、更に、容易にはんだバンプ実装用端子電極構造を作製することができる。

【0037】

【発明の効果】以上、実施例に基づいて詳細に説明したように、半導体素子等をはんだバンプ実装するのに、本発明のはんだバンプ実装用端子電極構造を使用することによって、はんだ濡れ性を低減できることから、配線電極と絶縁保護膜の界面にハンド流れ込むことを完全に無くすことができる。更に、配線電極と絶縁保護膜間の密着力を高めることができるから、本発明のはんだバンプ実装用端子電極構造は、はんだバンプを作製する際にはんだ流れを極力抑えることができる。このことから、半導体素子との接続信頼性を向上できるとともに、近接した配線電極間の短絡を防止することができる。更に、配線パターンの厚みの変化を生じないことから、高周波特性を劣化させることができない。また、はんだバンプ実装用端子電極を作製する工程数を減らすことができるため、製作歩留まりを向上することができるとともに、生産性、コスト、信頼性からみて工業的価値は極めて高い。

【図面の簡単な説明】

【図1】本発明の第1の実施例で例示したはんだバンプ実装用端子電極構造を示す断面図である。

【図2】本発明の第1の実施例で例示したはんだバンプ実装用端子電極構造の製作工程の概要を示す断面図である。

【図3】本発明の第2の実施例で例示したはんだバンプ実装用端子電極構造を示す断面図である。

【図4】本発明の第2の実施例で例示したはんだバンプ実装用端子電極構造の製作工程の概要を示す断面図である。

【図5】本発明の第3の実施例で例示したはんだバンプ実装用端子電極構造を示す断面図である。

【図6】本発明の第3の実施例で例示したはんだバンプ実装用端子電極構造の製作工程の概要を示す断面図である。

【図7】はんだバンプ実装用端子電極構造の従来例1を示す断面図である。

【図8】はんだバンプ実装用端子電極構造の従来例2を示す断面図である。

【図9】はんだバンプ実装用端子電極構造の従来例3を示す断面図である。

【図10】従来例3で例示したはんだバンプ実装用端子電極構造の製作工程の概要を示す断面図である。

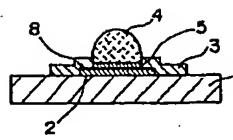
【図1-1】図7のA部の拡大図である。

【図1-2】図8のB部の拡大図である。

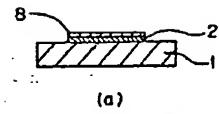
【符号の説明】

- 1 絶縁性基板
- 2 配線電極パッド
- 3 絶縁保護膜
- 4 はんだバンプ
- 5 バンプ接着層
- 6 バリアメタル
- 7 液状レジスト
- 8 酸化処理層

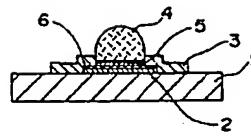
【図1】



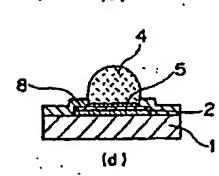
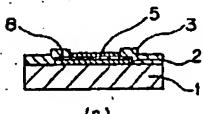
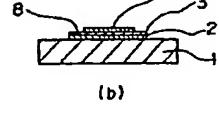
【図2】



【図3】

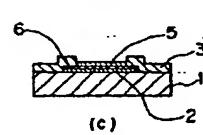
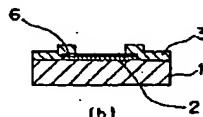
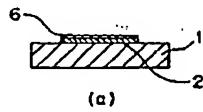
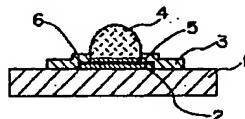


【図4】



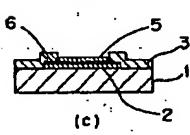
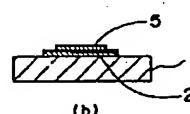
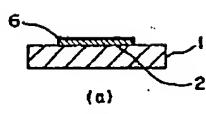
1...絶縁性基板
2...配線電極パッド
3...絶縁保護膜
4...はんだバンブ
5...バンブ接着層
8...酸化処理層

【図5】



1...絶縁性基板
2...配線電極パッド
3...絶縁保護膜
4...はんだバンブ
5...バンブ接着層
6...バリアメタル

【図6】



1...絶縁性基板
2...配線電極パッド
3...絶縁保護膜
4...はんだバンブ
5...バンブ接着層
6...バリアメタル

【図7】

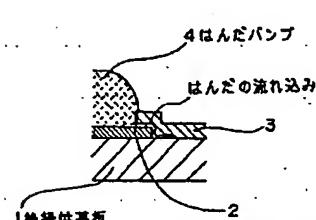
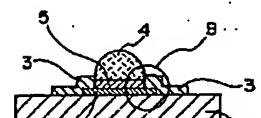
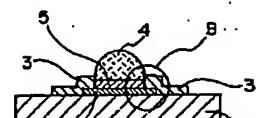


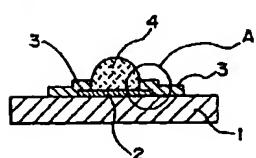
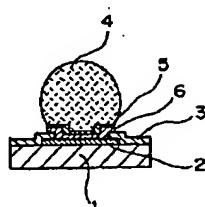
図7のA部の拡大図

【図8】

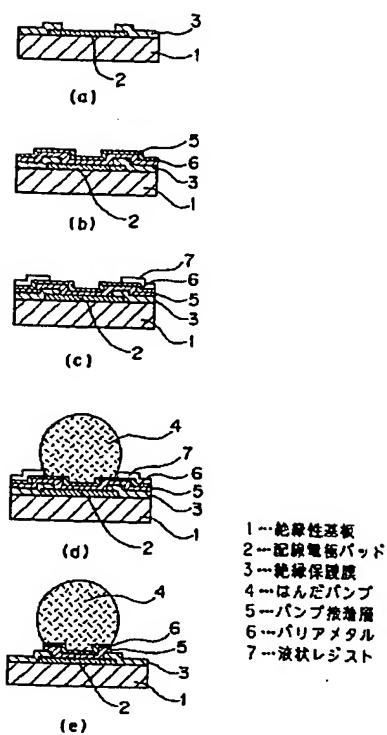


1...絶縁性基板
2...配線電極パッド
3...絶縁保護膜
4...はんだバンブ
5...バンブ接着層
6...バリアメタル

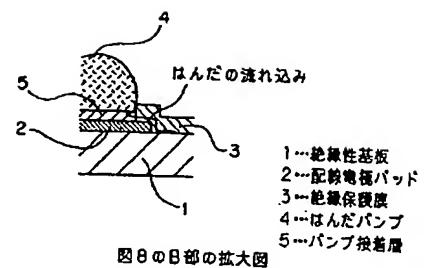
【図9】



【図10】



【図12】



1…絶縁性基板
2…配線電極パッド
3…絶縁保護膜
4…はんだバンブ
5…バンブ接着層

図8の局部の拡大図